

FPGA を用いた安定化レーザー自動制御システム

量子・物質工学科 武者研究室 加納 尚樹

研究背景

現在国立天文台主導の下、宇宙重力波検出器(DECIGO)の前哨衛星(DPF: DECIGO Pathfinder)の打ち上げ計画が進められている。武者研究室では DPF のための周波数安定化レーザー光源の開発を行っており、本研究では衛星搭載用として光源の周波数安定化自動制御システムの製作を行った。

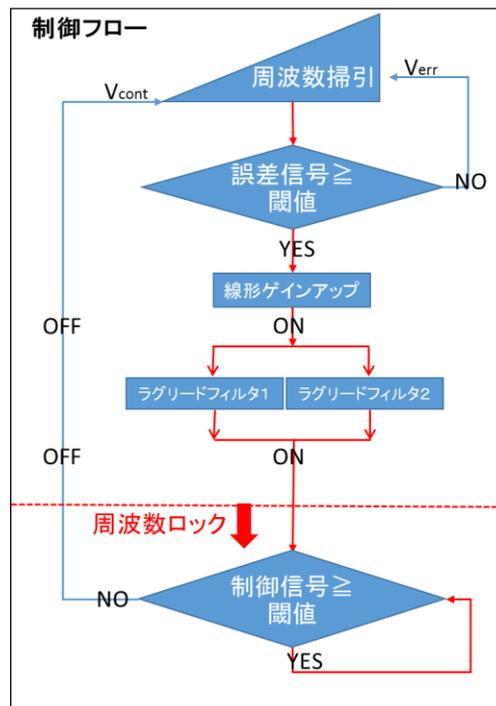
天文台から提供された制御用ボードが FPGA であるので FPGA で使用可能な VHDL での制御プログラムを構築した。

原理

現在手動で行っている操作を衛星搭載のために自動制御化する必要がある。安定化のために手動で行っている作業は誤差信号をモニターしながらレーザーの周波数を掃引してヨウ素の飽和吸収中心で掃引を止める。そして周波数安定化サーボ回路の DC-Gain を上げていき、さらにラグリードフィルタのスイッチを「ON」にし高利得を与えることで周波数ロックがかかる。この一連の手順を FPGA により自動制御のフローを図 1 (右上図) に示す。

DA コンバーターの出力電圧を上げていくと周波数が掃引され、それと同時にヨウ素の飽和吸収の誤差信号(Verr)を常に

図 1 : 制御フロー



監視する。レーザー周波数が飽和吸収に到達したら掃引を停止する。停止と同時にサーボの DC-Gain を上げ、ラグリードフィルタ「ON」を行う。ロック外れを検出できるコントロール信号(Vcont)を常に監視し、ロック外れがあれば始めの掃引からやり直す。以上が制御フローである。

この制御に必要な要素は電圧を連続的に上げる出力(掃引信号)、誤差信号の監視、ある条件下での信号出力、ロック外れを検出(制御信号の監視)の4つである。この4つの制御の組み合わせで自動制御プログラムを完成させた。

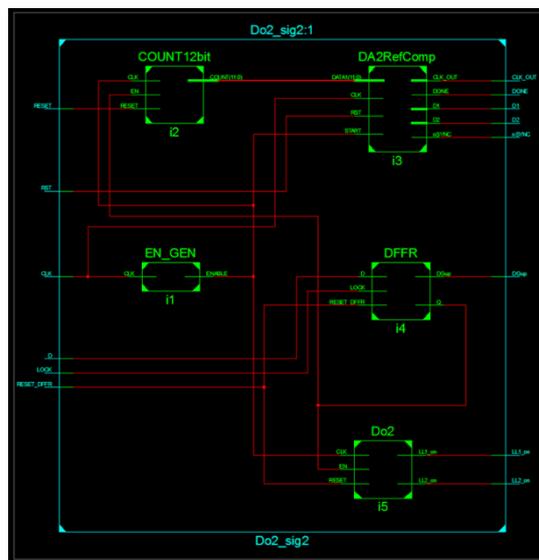
制御系と光学系を繋ぐ際、FPGA のデジタル回路から Servo 回路のアナログ回路にノイズが混入する。そのためフォトカプラーなどを用いた Interface を通して電氣的に切り離すことでノイズ対策を行った。

Servo 回路は光学系を制御するアナログ回路で、これにより DC-Gain を与えたり、ラグリードフィルタの切り替えをすることでレーザーの周波数制御を行う。Servo 回路の設計は共同研究者の末正が行い、その設計を用いて自動制御用に再設計し、作製を行った。

実験 FPGA への書き込み

実際に衛星に搭載する FPGA ボードは宇宙仕様の特注品であるため今回の開発では同機能の一般購入可能な Digilent 社製「Basy2」を用いた。衛星搭載用 FPGA ボードに搭載されている FPGA チップは「Spaltan6」で、Basy2 には「Spaltan3e」が搭載されている。掃引信号を出力するためにオプションパーツ「DA2」を用いた。これは DA コンバータで FPGA から出力される 3.3V の電圧を 0.0-3.3V まで自由に電圧を可変できるパーツでこの電圧をリニアに上げていくことで掃引信号を作った。プログラムの書き込み、コンパイルには Xilinx 社製「ISE Design Suite」を使用ピン・アサインには「PlanAhead」bit データのダウンロードには Digilent 社製「Adept」を使用した。今回のソースプログラムには高い記述能力がある VHDL 言語を用いた。

図 2 : FPGA 内に構築した回路図



EN_GEN

- ・50MHz のクロックから 10Hz の信号に分周する

COUNT12bit

- ・CLK から入った信号を数える
- ・12bit (4096 進数) のカウンター
- ・EN 信号が入っている間だけカウンターが動作

DA2RefComp

- ・拡張パーツ DA2 用動作プログラム
- ・同期信号を DA2 に送る
- ・ビット数に応じた電圧を出力
- ・掃引信号を出力するメイン部分

DFFR

- ・D-フリップフロップ
- ・DC-gain のスイッチングを行う
- ・掃引の停止と同時にスイッチ「ON」

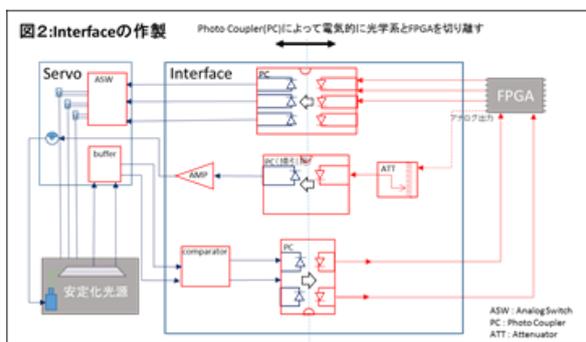
Do2

- ・ラグリードフィルタのスイッチングを行う
- ・DC-gain のスイッチングから 1 秒後にスイッチ「ON」

Interface の製作

フォトカプラーを用いて、電気信号を一度光に変換し、再度電気信号に戻すことでノイズの除去を行った。

コンパレータを用いて、誤差信号と制御信号の閾値を超えた電圧だけが FPGA に入力されるようにした。



Servo 回路の製作

再設計した部分はアナログスイッチとバッファである。

アナログスイッチでは FPGA からの電気信号によりスイッチの on-off を行う。

バッファでは Interface からの電気信号の逆流を防止している。

まとめ

自動制御プログラム、Interface、Servo 回路を完成させ、それらを繋ぎ合わせ 1 つのシステムとして動作させることができた。

以下の図 5 に自動制御システムを示す。

図 4 : 自動制御システム

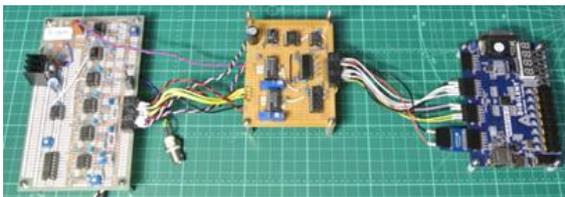


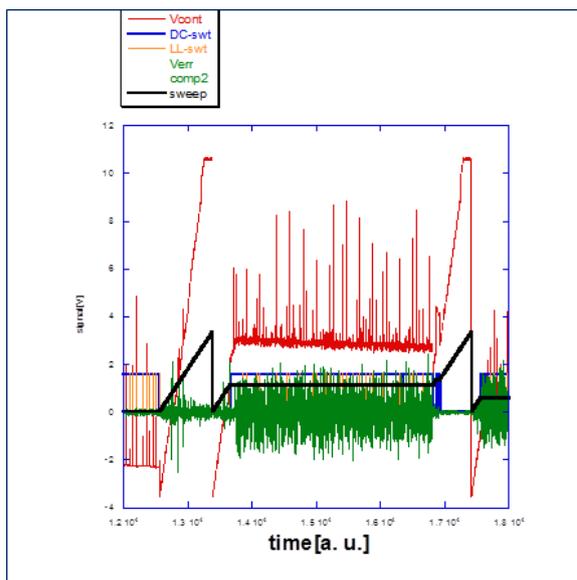
図 4 の左が Servo 回路、中央が Interface、

右が FPGA ボードである。そして Servo 回路から光学系に接続をする。

※今回の図 4 では光学系との接続は行っていない。

自動制御システムの動作結果について以下の図 5 に示す。

図 5 : 自動制御システムの制御結果



赤線(Vcont) : 制御信号

青線(DC-swt) : DC-gain スイッチ

橙線(LL-swt) : ラグリードフィルタスイッチ

緑線(Verr) : 誤差信号

黒線(sweep) : 掃引信号

横軸が 1.48×10^4 付近で掃引停止と同時に DC-gain のスイッチが「ON」になっていることが確認できる。

それと同時に制御信号の波形が乱れ始め周波数の制御が細かく行われていることが確認できる。

1.68×10^4 付近ではロック外れが検知されて DC-gain のスイッチが「off」となり掃引が再開されている。

1.75×10^4 付近で再度ロックが掛っている。このことにより自動制御プログラムのループができていることを確認した。

今後の展望

ラグリードフィルタのスイッチが完全に入らなかった（図5 橙線部が on-off を繰り返している）のでこのスイッチを安定動作させることが必要である。

今回は実験室モデルとして FPGA ボードに Basy2 を用いたので衛星搭載用 FPGA に置き換えなければならない。それに伴い FPGA チップのピンアサインと Interface の再製作が必要である。

衛星に搭載するにあたって長期てきに動作させ自動制御システムが安定に動作するか確認することも必要である。

謝辞

本研究では武者先生による多大なるご指導を頂いたことお礼申し上げます。

参考文献

- [1]FPGA 入門-回路図と HDL によるデジタル回路設計
- [2]デジタル・デザイン・テクノロジー No.13
- [3]VHDL によるハードウェア設計入門